

# Arquitetura de Computadores

## PVP 12 – Capítulo 7

# Implementação de Circuitos Sequenciais

José Coelho,  
Gracinda Carvalho 2023



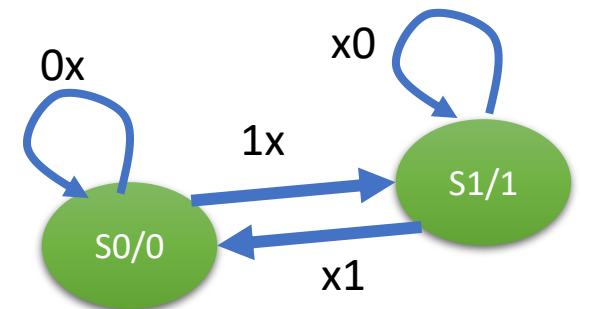
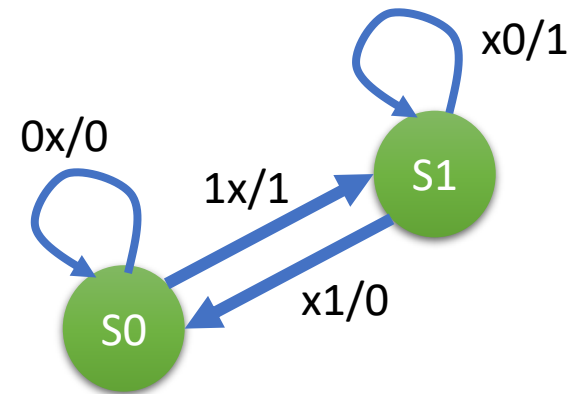
Implementação de Circuitos Sequenciais de José Coelho e Gracinda Carvalho é disponibilizado sob a Licença *Creative Commons-Atribuição - NãoComercial-Compartilhaqual 4.0 Internacional*

# Índice

1. Implementação de Circuitos Sequenciais
2. Codificação de Estados
3. Tabela de Transição de Estados
4. Síntese do Circuito
5. Teste de Circuitos sequenciais

# Implementação de Circuitos Sequenciais

- Especificação Formal
- Codificar estados
  - Binário
  - Uma bscula por estado
- Tabela de transio de estados
  - Utilizao de bsculas tipo D ou JK
- Simplificar variaveis de saida e de estado
- Logigrama



# Codificação de estados

- Porquê?
- Número de estados:
  - Código Binário
  - Uma bscula por estado

Estado	Q0
S0	0
S1	1

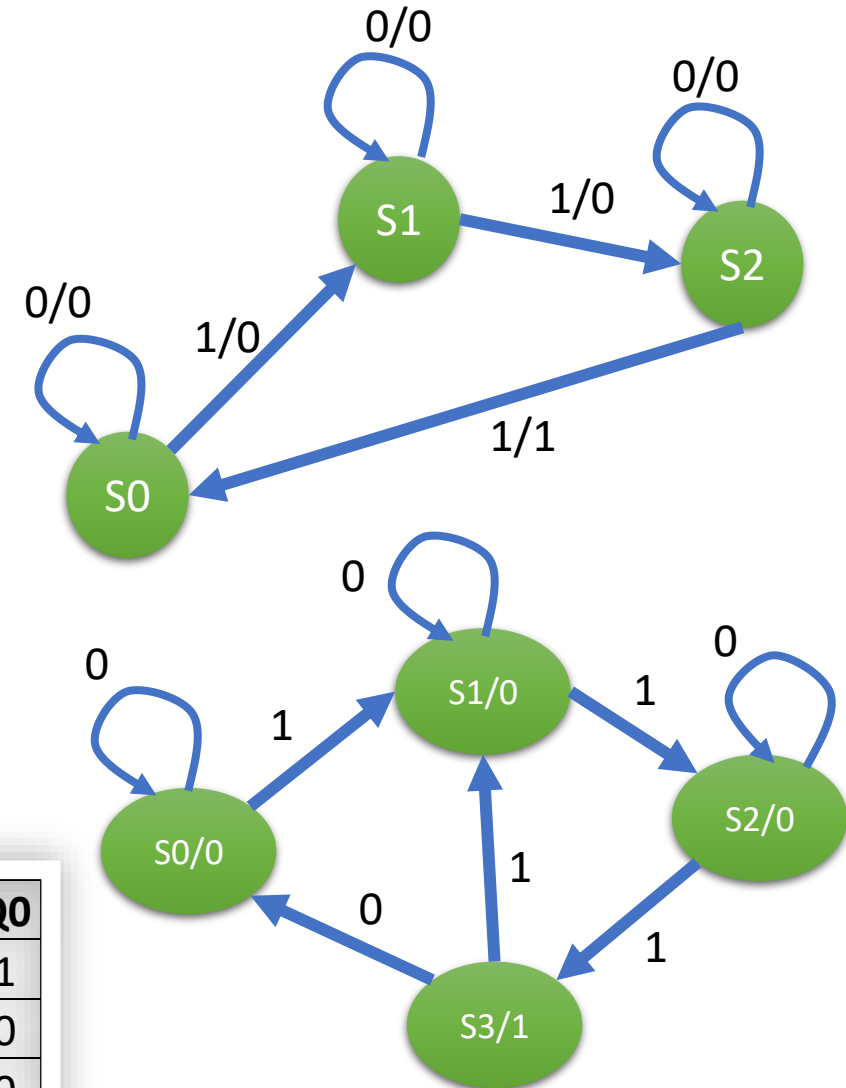
Estado	Q0	Q1
S0	1	0
S1	0	1

Estado	Q0	Q1	Q2
S0	1	0	0
S1	0	1	0
S2	0	0	1

Estado	Q1	Q0
S0	0	0
S1	0	1
S2	1	0

Estado	Q2	Q1	Q0
S0	0	0	0
S1	0	0	1
S2	0	1	0
S3	0	1	1
S4	1	0	0
S5	1	0	1

Estado	Q5	Q4	Q3	Q2	Q1	Q0
S0	0	0	0	0	0	1
S1	0	0	0	0	1	0
S2	0	0	0	1	0	0
S3	0	0	1	0	0	0
S4	0	1	0	0	0	0
S5	1	0	0	0	0	0



# Tabela de Transição de Estados

- Tabela de verdade

- Valores atuais:

- Variáveis de entrada
    - Variáveis de estado

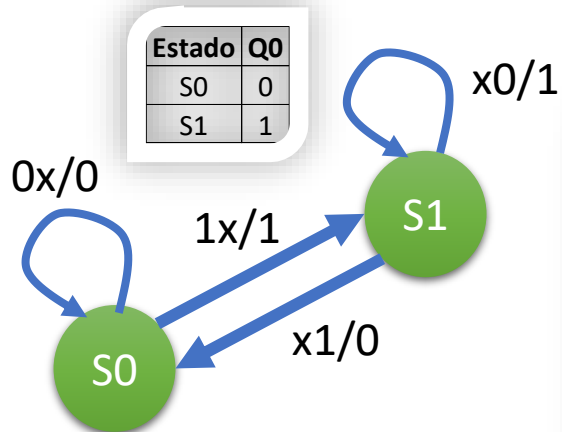
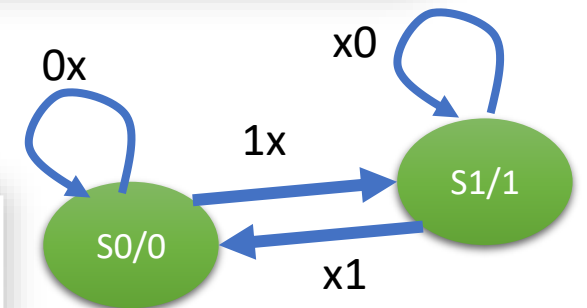
- Valores seguintes:

- Variáveis de saída
    - Variáveis de estado

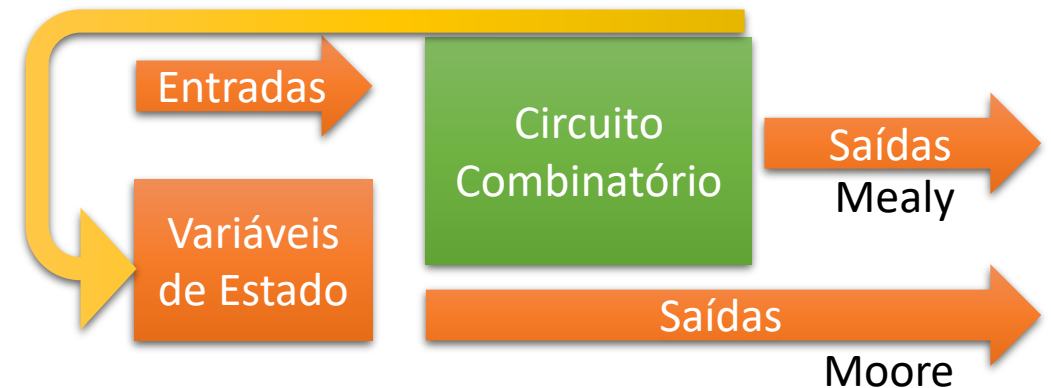
Estado atual			Estado seguinte
E1	E2	Q0	Q0
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

Q0	A
0	0
1	1

Estado	Q0
S0	0
S1	1



Estado atual			Estado seguinte	
E1	E2	Q0	Q0	A
0	0	0	0	0
0	0	1	1	1
0	1	0	0	0
0	1	1	0	0
1	0	0	1	1
1	0	1	1	1
1	1	0	1	1
1	1	1	0	0



# Síntese do circuito

- Simplificar variáveis
- Construir logigrama

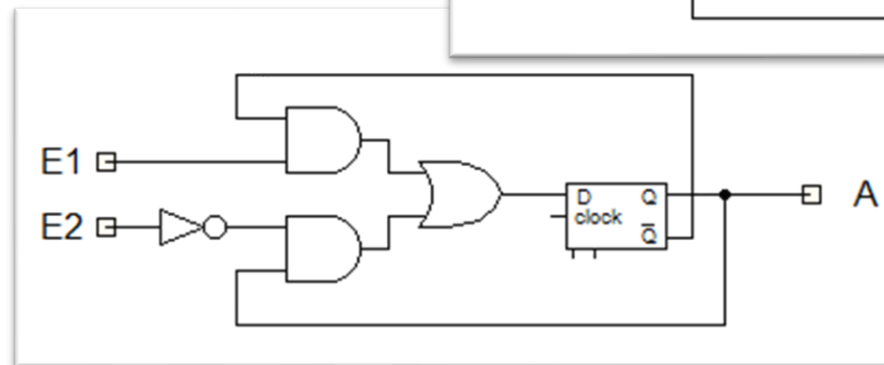
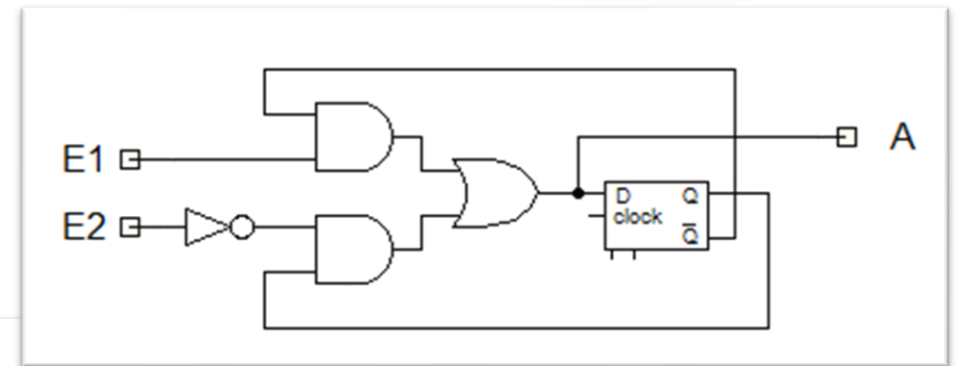
Estado atual			Estado seguinte	
E1	E2	Q0	Q0	A
0	0	0	0	0
0	0	1	1	1
0	1	0	0	0
0	1	1	0	0
1	0	0	1	1
1	0	1	1	1
1	1	0	1	1
1	1	1	0	0

Estado atual			Estado seguinte
E1	E2	Q0	Q0
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

Q0	A
0	0
1	1

Q0 \ E1E2	00	01	11	10
0	0	0	1	1
1	1	0	0	1

$$A = Q_0 = \overline{E_2}Q_0 + E_1\overline{Q_0}$$



# Síntese do circuito

- Basculas JK

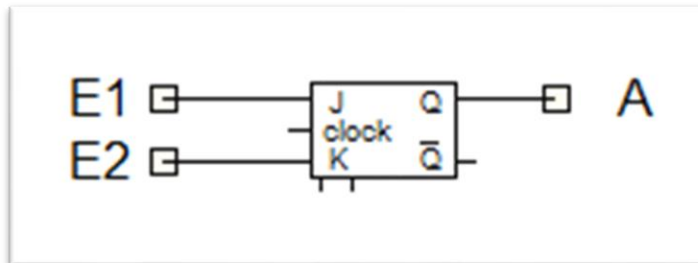
Q>>Q	J	K
0>>0	0	X
0>>1	1	X
1>>0	X	1
1>>1	X	0

Estado atual			Estado seguinte			
E1	E2	Q0	Q0	J0	K0	A
0	0	0	0	0	X	0
0	0	1	1	X	0	1
0	1	0	0	0	X	0
0	1	1	0	X	1	0
1	0	0	1	1	X	1
1	0	1	1	X	0	1
1	1	0	1	1	X	1
1	1	1	0	X	1	0

J	K	Q
0	0	Q
0	1	0
1	0	1
1	1	/Q

J0				
Q0\E1E2	00	01	11	10
0	0	0	1	1
1	X	X	X	X

$$J_0 = E_1$$

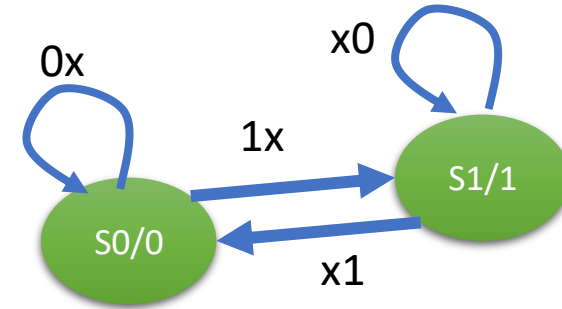


K0				
Q0\E1E2	00	01	11	10
0	X	X	X	X
1	0	1	1	0

$$K_0 = E_2$$

# Síntese do Circuito

- Uma básica por estado
  - Expressão lida do diagrama de estado

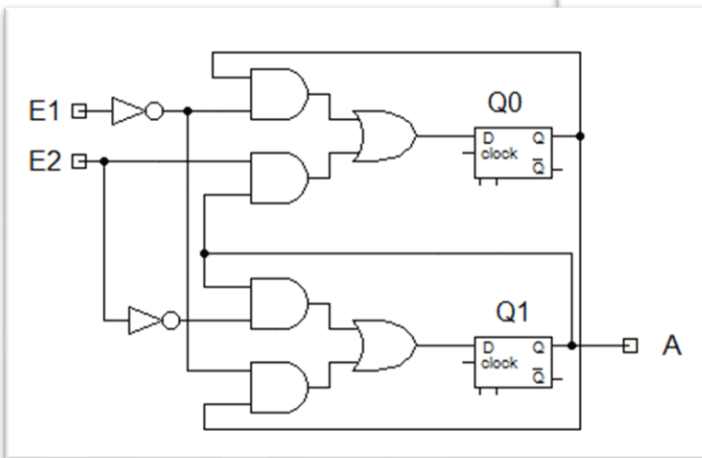
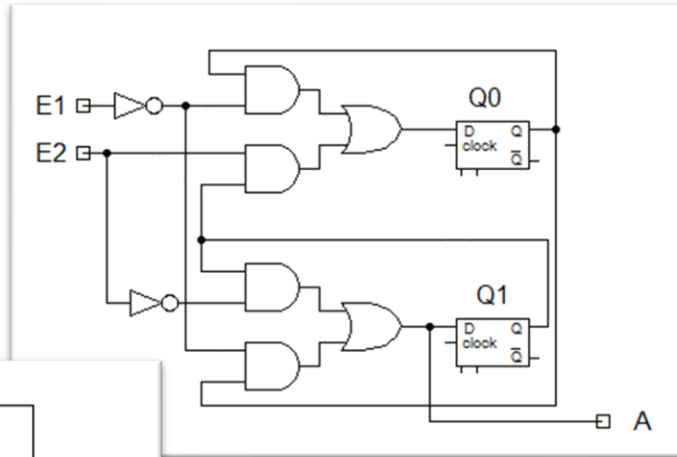
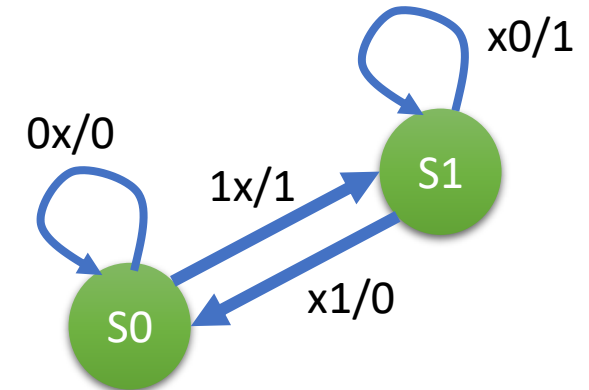


$$A = Q_1$$

$$Q_0 = \overline{E_1}Q_0 + E_2Q_1$$

$$Q_1 = \overline{E_2}Q_1 + E_1Q_0$$

$$A = \overline{E_2}Q_1 + E_1Q_0$$



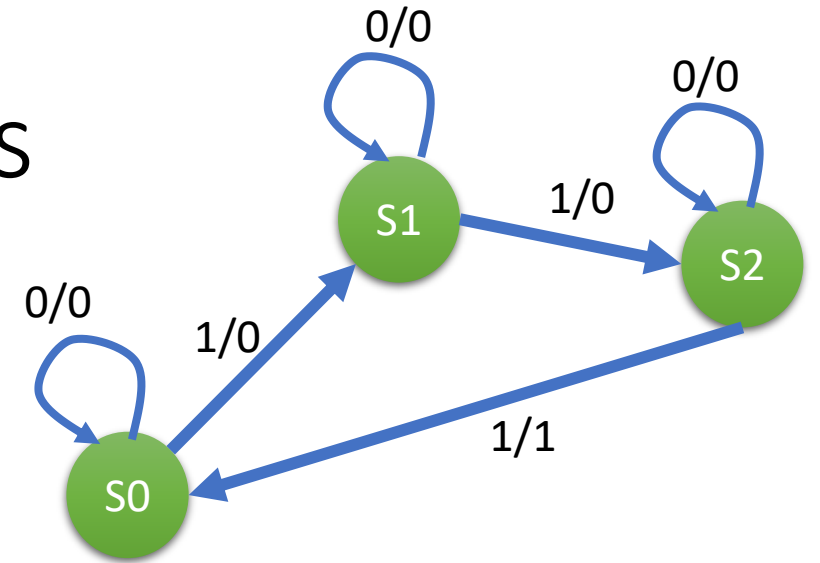
# Tabela de Transição de Estados

- Segundo exemplo

Q0					
E\Q1Q0	00	01	11	10	
0	0	1	x	0	
1	1	0	x	0	

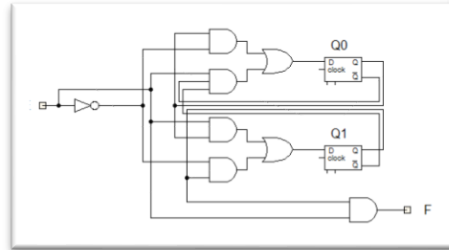
$$Q_0 = \bar{E}Q_0 + EQ_0 \cdot Q_1$$

Estado atual			Estado seguinte		
E	Q1	Q0	Q1	Q0	F
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	1	0	0
0	1	1	x	x	x
1	0	0	0	1	0
1	0	1	1	0	0
1	1	0	0	0	1
1	1	1	x	x	x

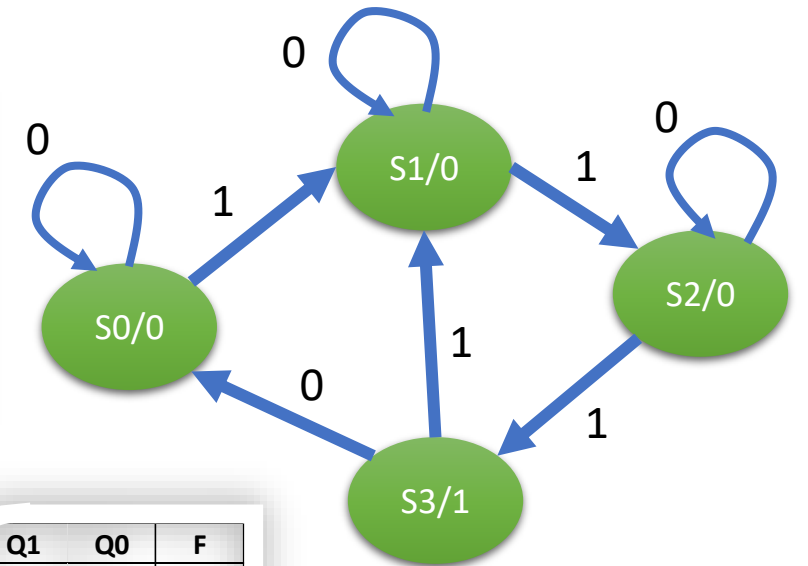


Q1					
E\Q1Q0	00	01	11	10	
0	0	0	x	1	
1	0	1	x	0	

$$Q_1 = EQ_0 + \bar{E}Q_1$$



Estado atual			Estado seguinte	
E	Q1	Q0	Q1	Q0
0	0	0	0	0
0	0	1	0	1
0	1	0	1	0
0	1	1	0	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	1
1	1	1	0	1

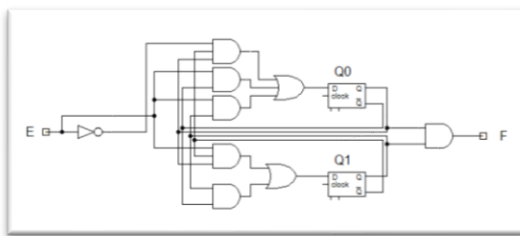


F					
E\Q1Q0	00	01	11	10	
0	0	0	x	0	
1	0	0	x	1	

$$F = EQ_1$$

Q1					
E\Q1Q0	00	01	11	10	
0	0	0	0	1	
1	0	1	0	1	

$$Q_1 = EQ_1Q_0 + Q_1\bar{Q}_0$$



Q0					
E\Q1Q0	00	01	11	10	
0	0	1	0	0	
1	1	0	1	1	

$$Q_0 = \bar{E} \cdot \bar{Q}_1Q_0 + EQ_0 + EQ_1$$

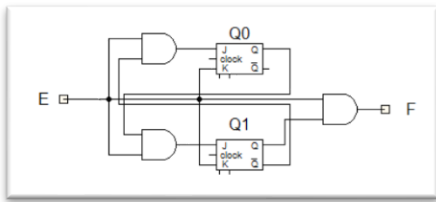
$$F = Q_1Q_0$$

Q1	Q0	F
0	0	0
0	1	0
1	0	0
1	1	1

# Tabela de Transição de Estados

Q>>Q	J	K
0>>0	0	X
0>>1	1	X
1>>0	X	1
1>>1	X	0

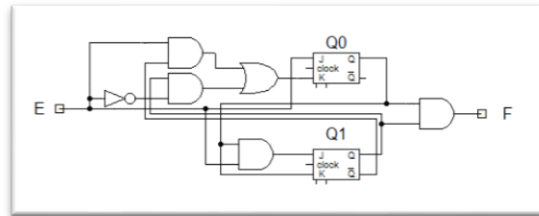
## • Basculas JK



$J_0 = EQ_1$   
 $K_0 = E$   
 $J_1 = EQ_0$   
 $K_1 = E$   
 $J_1 = EQ_0$   
 $K_1 = Q_0$

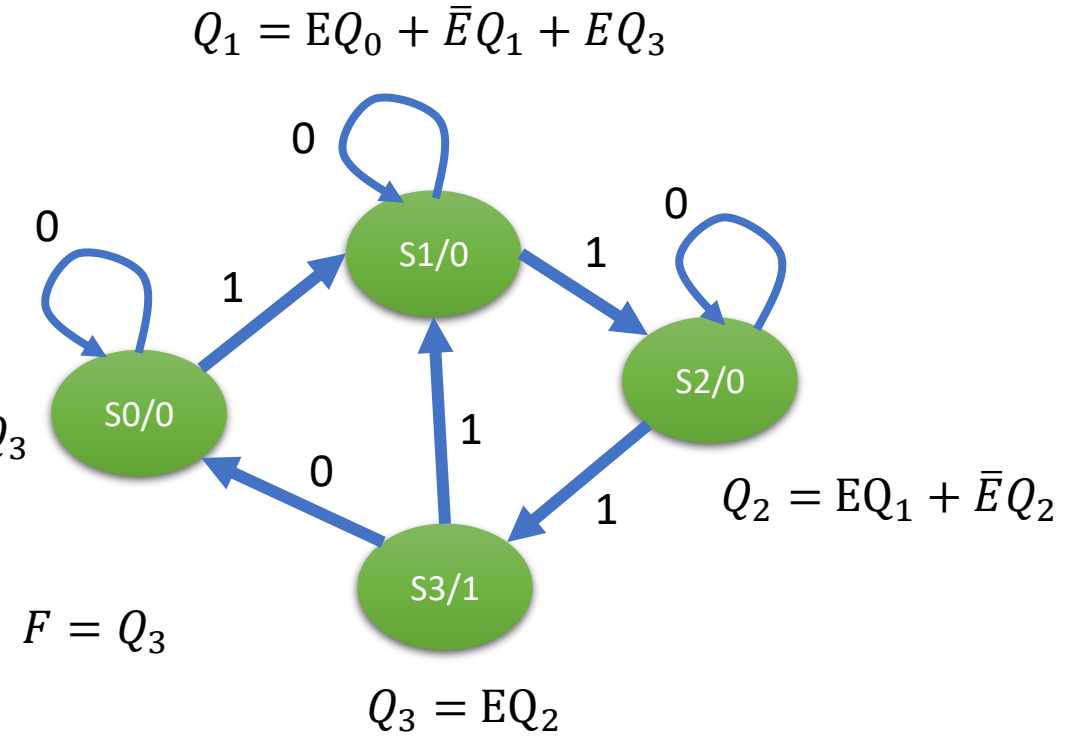
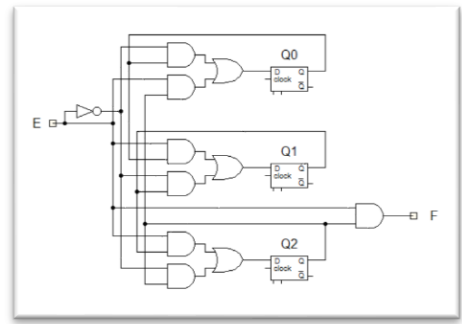
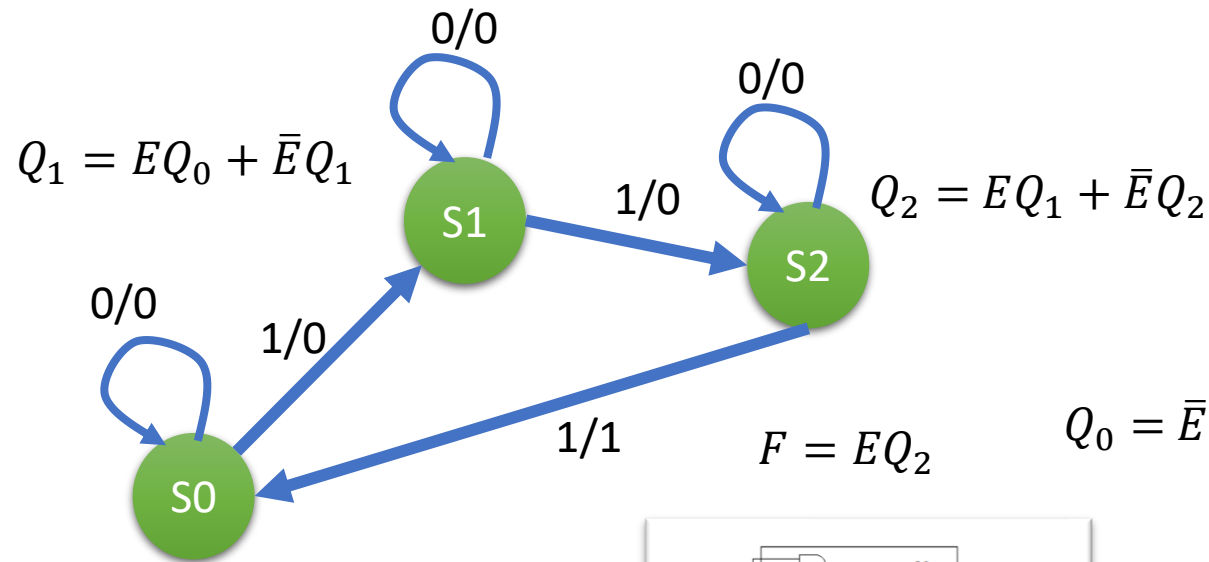
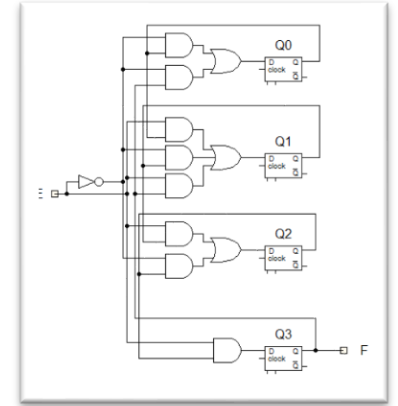
Estado atual			Estado seguinte						
E	Q1	Q0	Q1	Q0	J1	K1	J0	K0	F
0	0	0	0	0	0	x	0	x	0
0	0	1	0	1	0	x	x	0	0
0	1	0	1	0	x	0	0	x	0
0	1	1	x	x	x	x	x	x	x
1	0	0	0	1	0	x	1	x	0
1	0	1	1	0	1	x	x	1	0
1	1	0	0	0	x	1	0	x	1
1	1	1	x	x	x	x	x	x	x

Estado atual			Estado seguinte					
E	Q1	Q0	Q1	Q0	J1	K1	J0	K0
0	0	0	0	0	0	x	0	x
0	0	1	0	1	0	x	x	0
0	1	0	1	0	x	0	0	x
0	1	1	0	0	x	1	x	1
1	0	0	0	1	0	x	1	x
1	0	1	1	0	1	x	x	1
1	1	0	1	1	x	0	1	x
1	1	1	0	1	x	1	x	0



# Síntese do Circuito

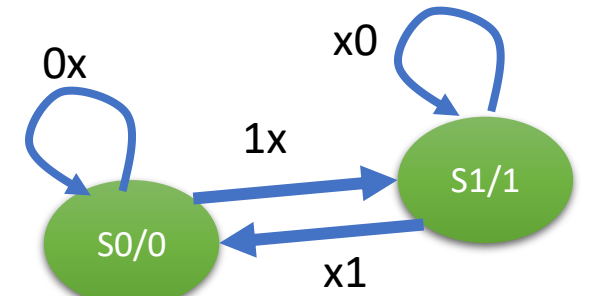
- Uma bscula por estado



# Teste de Circuitos Sequenciais

- Tabela de transições de estados:
  - Verificar todas as transições
  - Caminho no diagrama de estados:
    - Passar por todos os arcos!

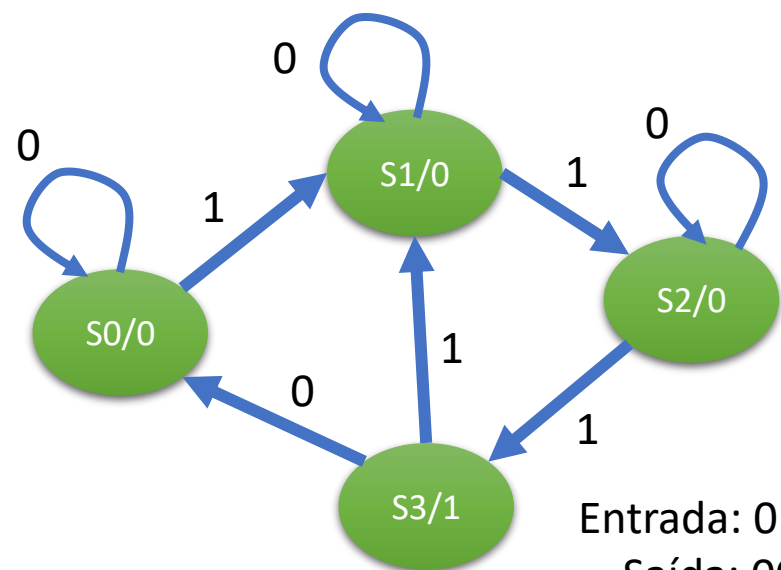
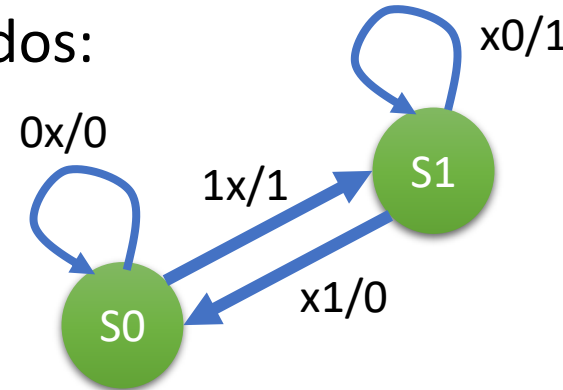
Estado	E1	E2	F
S0	0	0	0
S0	0	1	0
S0	1	0	0
S1	0	0	1
S1	1	0	1
S1	0	1	1
S0	1	1	0
S1	1	1	1
S0			



E1: 00101011  
E2: 01000111  
F: 00011101

E1: 00101011  
E2: 01000111  
F: 00111010

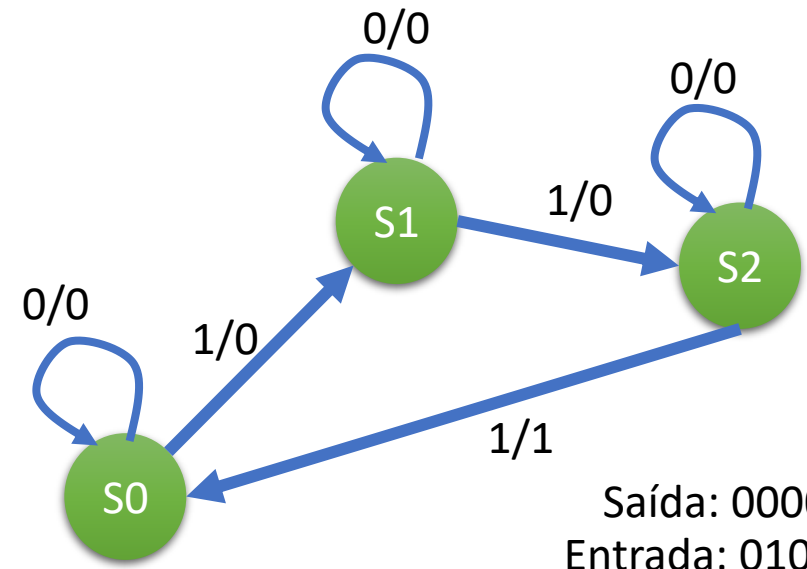
Estado	E1	E2	F
S0	0	0	0
S0	0	1	0
S0	1	0	1
S1	0	0	1
S1	1	0	1
S1	0	1	0
S0	1	1	1
S1	1	1	0
S0			



Estado	Entrada	Saída
S0	0	0
S0	1	0
S1	0	0
S1	1	0
S2	0	0
S2	1	0
S3	1	1
S1	1	0
S2	1	0
S3	0	1
S0		

Entrada: 0101011110  
Saída: 0000001001

Estado	Entrada	Saída
S0	0	0
S0	1	0
S1	0	0
S1	1	0
S2	0	0
S2	1	1
S0		



Saída: 000001  
Entrada: 010101

# Recursos utilizados

- Microsoft Power Point
- Clipchamp, voz de síntese Fernanda
- Vimeo
- G. Arroz, J. Monteiro, A. Oliveira (2020). Arquitectura de Computadores: dos Sistemas Digitais aos Microprocessadores (5ª edição). IST Press